

What's fun in EE

臺大電機系科普系列

淺談電晶體

李峻震／臺大電機系教授

引言

過去近三十年來，台灣由一個以傳統加工出口產業為導向的小島，轉變成為一個以高科技產品製造聞名的科技新貴，期間所經歷過的發展歷史與背景，以及中間所牽涉到的真人真事與英雄事蹟，真是十分地精彩，但也很難在短短的幾頁當中訴說清楚。但是不論是什麼所謂的晶圓代工、記憶體製造、電腦（筆電或平板）、手機、IC（積體電路）設計等等產業，都與一個已經在人类的科技史上留名的小東西有關，那就是一電晶體。今天很高興有機會來跟各位分享一下關於電晶體的發展過程、用處、基本原理、今後可能的演進以及淺談一下對未來台灣可能產生的影響。如同其他的科學或工程技術，電晶體的最初的發明並非與現今的應用有直接關連，因此現在我將帶各位回到過去，來回味一下電晶體的發明過程。

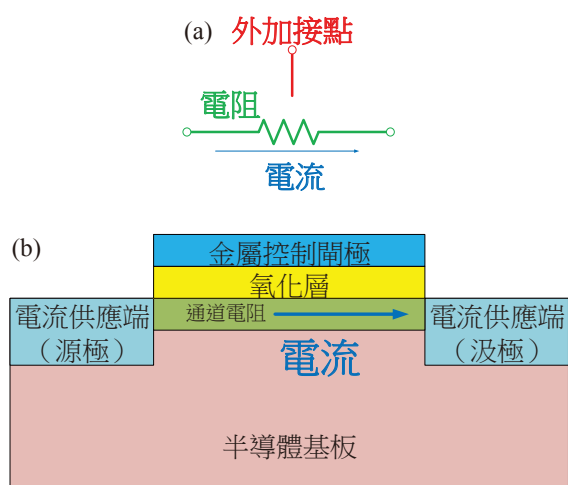
電晶體的發明

什麼是電晶體？這得要從其英文命名 — Transistor — 來談才容易了解，Transistor 其實是二個英文字根的組成：tran 和 resistor（電阻），相信大家對於電阻都很了解，簡單來說電阻是由對電子傳導具有某種程度影響的電子元件，這裡所謂的影響可由電阻的大小來描述，若電阻值大時，意位著通過的電子數目較少（或者你可以想成電子移動的速度較慢）；同理，若電阻變小，代表電子較容易傳導。而 tran-sistor 可想作是一個「跨越」的電阻，何謂跨越呢？亦即在電晶體中，利用一個額外的控制接點，來對電晶體中的電阻來做控制（trans 的意思一般可視為非直接的意思），藉由電壓來控制接點，我們可以改變流經此電阻的電流（圖一），這樣的「想像」元件對於西元 1930 至 1950 年代早期的科學家來說，非常地引人入勝，原因是若我們輸入一個 1 安培（定義為每秒流過 1 庫倫的電荷）的電流從電阻的進入，若沒有任何的外接控制點，輸出端亦將會收集到 1 安培的電流；倘若透過外接輸入一電壓控制信號，來「通知」電晶體減少其電阻，那麼原本我們流入 1 安培的電流，輸出端的電壓變會增加，如此就可以使得信號放

大，而這樣的觀念對於當時的電子元件科學家或工程師來說非常地重要，此種電晶體稱之為場效電晶體（field-effect transistor），藉由外加電壓來產生電場，再藉由該電場來改變電阻值以達到放大信號的效果，這就是電晶體名稱的由來。雖然這樣簡捷的物理觀念早在 1926 年由波蘭裔美國人 Julius Edgar Lilienfeld 向美國專利局提出申請，但這樣的觀念是否能夠付諸實行，在當時不時引起人們的討論；直到 1938 年時，二位德國物理學家以實驗證明在溴化鉀晶體中，纏繞著一根電線以做為控制接點，藉著改變該接點電壓而得到電流放大的結果。不過因溴化鉀以及該方法並不實用，雖首次證明了場效電晶體可做為放大信號之用，但卻沒有產生立即的實質應用。

或許大家透過其它科普書籍或文章得知電晶體的發明，是在 1947 年由三位貝爾實驗室工作的科學家—蕭克利（Shockley）、巴丁（Bardeen）和布萊頓（Brattain）所提出，這其實牽涉到一段非常長的故事，且他們三人發明的電晶體的運作原理與上一段提到場效電晶體並不相同（雖然達到的電流放大效果一樣，故亦稱為電晶體），在這裡我很快地回顧這段歷史，讓各位了解到科技史如同其它歷史故事一樣引人入勝，讓人浸淫其中而回味無窮。

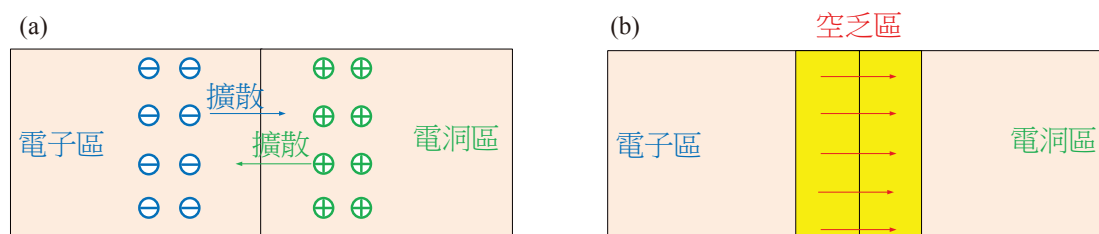
當初貝爾實驗室也努力地想要利用半導體材料做出場效電晶體，然而經過多次試驗都告失敗，聰明絕頂的巴丁便提出了固體表面態的概念，簡單來說，任何一個固體材料，其位於材料中的原子與表面的原子所感受到的鍵結與能量分布必然不同（試想在表面的原子往外看是沒有東西跟他鍵結的，但往材料裡面看則是看到很多長一樣的兄弟姐妹），而這個表面態的能量較低，使得電子較易被侷限於此而無法脫出，故在半導體表面的電子無法進行傳導體作用，場效電晶體的效果一直無法被證實。然而，或許是誤打誤撞，原本巴丁與布萊頓想要藉由減少表面態來實現場效作用，結果意外發現另一種能產生電流放大的點接觸電晶體，雖然是人類史上第一個發明的半導體電晶體，但該電晶體的運作原理與場效電晶體非常地不同，且並非是今日所廣為使用的電晶體，也證明了第一個不見得是想要得的，想得到往往也不見得最好的，這跟一般的歷史是不是也有很雷同的地方呢？



圖一 (a) 場效電晶體的簡單等效電阻模型；(b) 真實半導體的場效電晶體側面圖，電流由源極流向汲極，中間的通道電阻層可由金屬控制閘即透過氧化層來改變其通道電阻值。

因為巴丁與布萊頓發明第一個電晶體時，所發表的科技論文與專利皆沒有與他們的頂頭上司蕭克利共同掛名，所以讓雙方的關係陷入了緊繃，自信心與能力極強的蕭克利自然無法忍受這樣的事情，因此他絞盡腦汁想要做出屬於自己的創造發明，首先，他想出一個具有電子與電洞（可簡單想成在半導體中缺少電子的時候，等效上可視作一個「洞」，該電洞因為是由缺少一個電子所造成，故攜帶的電性或正）的半導體界面，因為任何粒子都會因為濃度的不同而產生擴散現象，所以電子會擴散至電洞區，電洞則會擴散至電子區；因為任何材料原本為中性，電子區會因為失去電子而帶正電，電洞區則會帶負電，進而形成一個電場，任何帶電粒子進入此區域便會被該電場掃除，故此區域一般稱之為電荷空乏區（depletion region，圖二）。若我們在電洞區的另一側增加一個多餘的電子區，亦會在這一端形成一電場，若此時由原本的電子區因擴

散遷移至電洞區的電子感受到另一端空乏區的電場，便會迅速地被掃除至這一多餘的電子區，而藉由調整電洞區的電壓，我們可以改變空乏區電場的強度，進而改變電流的大小以達到電流放大的功能，此種電晶體因牽涉到二種不同極性的粒子，故被命名為雙極性電晶體（bipolar transistor）。雖然在歷史上蕭克利並非是第一發明電晶體的人，因為他是發明人巴丁與布萊頓的上司，再加上他也發明了另一種電晶體（實際上他發明的電晶體還比較廣為使用呢！），三人與很短的時間內共同獲頒了諾貝爾物理學獎，雖然當初他們因此事鬧翻早已先後離開貝爾實驗室，最後還是一同出席了頒獎典禮，而巴丁不知是否因為此事而未攜帶家人一同出席宴會，還被當時的瑞典國王小小抱怨了一下說怎麼不帶家人來，聰明的巴丁不知是具有超人的自信或是出於歐美間習以為常的幽默，告知國王等他下次領第二次獎的時候，一定會攜家帶眷出席的。果然，在巴丁領第一次物理獎後的數年內，他與的他博士候研究員與博士生共同提出了劃時代且完整的超導體理論，而獲頒了第二次物理學獎，他沒有食言做到了，值得一提的是，諾貝爾獎設立自今，只有巴丁獲得過二次物理學獎，而這兩個研究對人類科技的發展與貢獻，可以說是無遠弗界，跟其他科學巨擘相比，可真是不遑多讓（表一），不知後來蕭克利是否心中還耿耿於懷？



圖二 (a) 電子區與電洞區所形成的半導體界面，因為電子與電洞濃度不同，導致電子與電洞會擴散至對面區域；(b) 因為電子區與電洞區本身為電中性，擴散後電子區因失去電子而帶正電，電洞區失去電洞而帶負電，此正負電荷會產生方向往右的電廠，此時若有一電荷進入此區域，便會因此電場掃除，故稱之為（電荷）空乏區。

表一 曾得過二次諾貝爾獎的科學家，其中包立有一次是領取和平獎，另三人則是在科學領域中轉換跑道仍然做出卓越的貢獻。

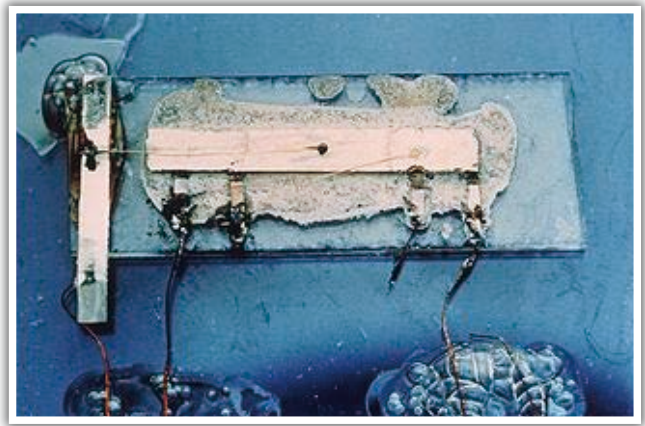
姓名	國籍	第一次獲獎	第二次獲獎
居禮夫人 Marie Curie	法國	物理獎 (1903)	化學獎 (1911)
包立 Linus Pauling	美國	化學獎 (1954)	和平獎 (1962)
巴丁 John Bardeen	美國	物理獎 (1956)	物理獎 (1972)
桑格 Frederick Sanger	英國	化學獎 (1958)	化學獎 (1980)

積體電路

雖說雙極性電晶體的發明產生了革命性的影響，但在現今你我使用的任何電子產品中，可以說是百分之八九十的電晶體都是以矽為基礎材料的場效電晶體。如前所述，場效電晶體的缺點便是在表面態，一直到 1960 年代，科學家才發現可藉由高溫時在矽表面生長一層二氧化矽來降低表面態缺陷的密度，因此才開啟了場效電晶體的時代，所以我總是在課堂上跟學生說，矽之所以在過去的數十年主宰著電子產業，便在於他有一個富爸爸所給予他的良好特性，因為他喜歡跟他的氧化物 — 二氧化矽鍵結且其非常穩定，此外二氧化矽與其它金屬材料之間的黏結性亦甚佳，對於後續的元件製作程序都有比其它半導體壓倒性的勝出優勢，因此舉凡世界上最頂尖的半導體製造商如 Intel、台積電、三星、IBM

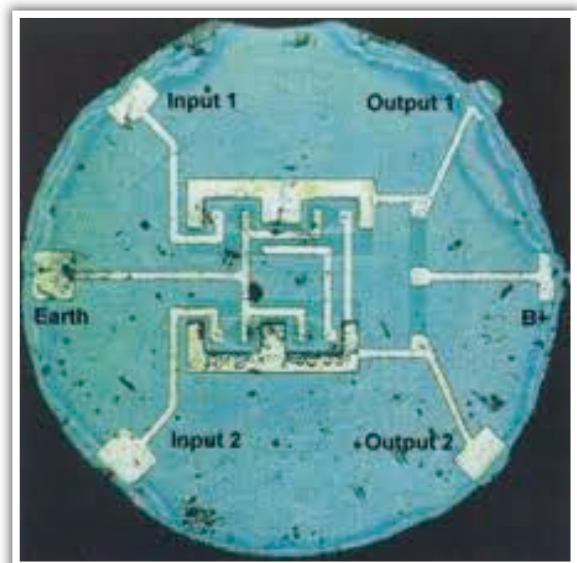
等公司，皆是以生產矽電晶體為主。然而，就算擁有了電晶體這樣厲害的物理元件，今日的半導體產業就能如此蓬勃嗎？答案肯定是不！為何？就讓我們來看一下積體電路技術的發明與摩爾定律的對於半導體產業所產生的金箍咒（或甚至可稱之為魔咒？）

圖三 基爾比於 1959 年所申請的積體電路模型，非常簡單，但卻開啟了近半世紀的電子革命（此圖擷取自德州儀器公司網站 www.ti.com）。→



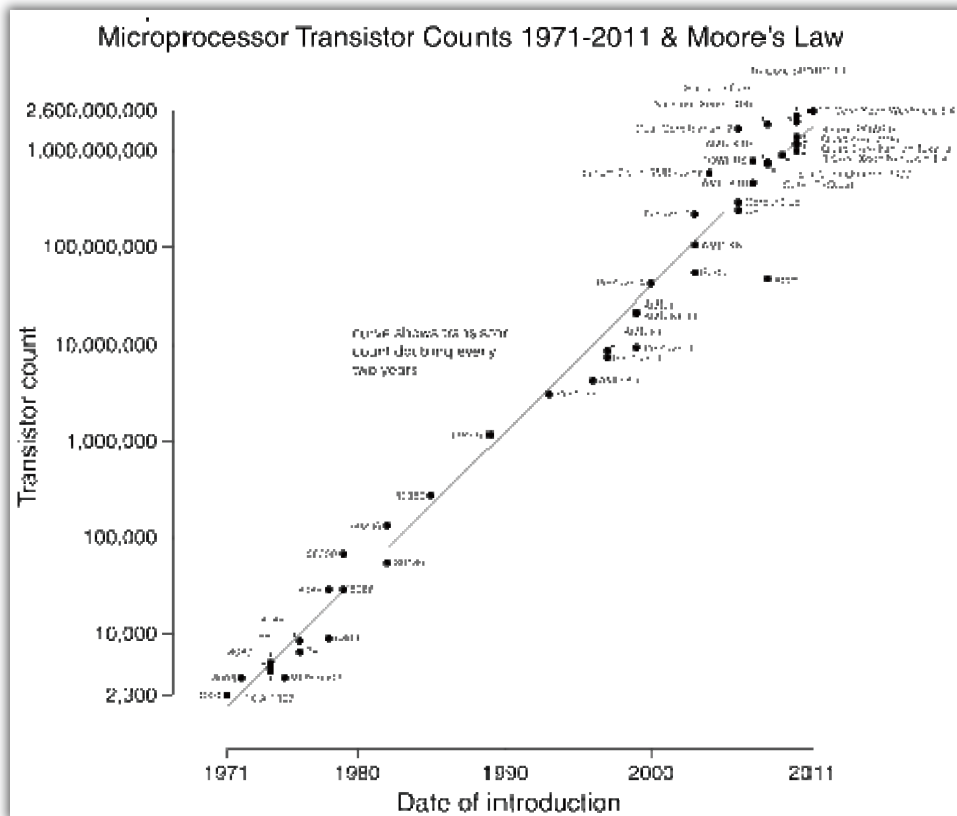
積體電路 (integrated circuits) 乃是指將許多不同的電路元件如電晶體、電阻、電容等製作在一個共同的平台或電子基板上，這樣的好處是可以製作出較少省空間面積的電路系統，而不需要像早期使用真空管的電腦一樣，需要佔滿約十五坪大小左右的空間才能做簡單的數學運算，而今日僅須一個口袋大小即可以放入智慧型手機或平板電腦，這樣的演進不可不謂之大啊！這其實都虧功於積體電路技術的發明。在 1960 年代，因電晶體的發明而使得越來越複雜的電路系統應運而生，有時候可能需要連接數十個電子元件方能達成所須要的運算功能，這樣的電路往往需要非常多的接線，以人力為之實為困難且容易出錯，因此，早於 1952 年，英國的 Dummer 便曾在美國的會議中表示，藉由將某一些區域切掉來做為不同區域的元件連結，可將所有需要的電子元件製作於同一塊基材上。在一個仍是以鍍子夾取電子元件的年代，這樣的聲明雖是非常假設性的描述，今日看來卻是一個成功的預測。然而，在人類的歷史上，先講的人不見得先贏，往往努力將事情完成的才是最後的勝利者。在 1959 年，任職於德州儀器（最早開始半導體的幾間公司之一，其前身乃是石油探勘企業）的基爾比 (Kilby)，申請了積體電路的第一個專利，他利用鍺（元素周期表位於矽正下方）為基材，藉由切割出不同的區域作為電晶體、電容及電阻，並以手工的方式將金屬線連結不同的元件以完成整體電路功能（圖三）。雖然這個觀念並不像想出及做出電晶體般地困難，但所造成的影響可能是當初始料未及的。稍晚，任職於快捷半導體公司 (Fairchild Semiconductor) 的諾宜斯 (Noyce) 亦想出類似的方法來將分離的電子元件製作在同一塊材料上，與基爾比不同（或可說是更進一步）的是，其連接導線的部份乃是利用金屬沉積的技術，並利用氧化層來做為絕緣層把同一塊材料中不同的元件隔離（圖四），因此開啟了電子元件製作的高度發展。

圖四 由諾宜斯所提出的積體電路原型，此晶片幾乎為現代積體電路的架構，差別僅在於現代的製程技術較為先進，元件的尺寸可做的較小且更為複雜（此圖擷取自 EETimes.com 網站）。



摩爾定律

摩爾定律對於現今半導體產業來說，可說是最舉足輕重的一個定律，它甚至定義了近四十年來電子科技產業的走向與發展，在 1965 年時，摩爾曾提出在電子晶片中所含有的電晶體數目，將會以每一年半增加二倍（圖五），這就意味著如果想要在同一塊基材上擁有多十倍的電晶體，大約需要近五年的發展時間。這個定律不像傳統的物理或化學定律具有清楚的方程式或現象描述，相對地僅是對於一個技術發展的預測，或許這看起來不像是個嚴謹的科學定律，如同摩爾當時自己也說過，他提出時自己的心情是既大膽且心虛的，然而這個定律卻引領著美、日、台、韓等國這五十年來的半導體技術走向，正是這個摩爾定律，驅使著全球半導體工業甚至學術界，不斷地研究半導體的特性、元件物理以及製作技術，而對於身處在台灣的我們來說，影響更是越來越大，怎麼說呢？早期在台灣科技產業剛開始發展的時候，主要是以電腦及相關周邊產品的組裝技術為主，其相關的訂單來源是國外的大廠為節省人力、場地租金等成本而來的，因此核心技術並沒有隨之而轉移至台灣；直到 1980 年代左右，才有國外的資金投入來協助台灣來創立一些具有競爭力技術（如積體電路製造）的公司（如台積電），因此，台灣漸漸地開始與世界上的半導體產業有著第一步的接觸，隨著旅居海外的人才回流（1990 年代），台灣的半導體技術也漸漸地浮出檯面上，從此開始，摩爾定律對於台灣的半導體從業廠商與人員來說，開始產生了一定的影響，從而加速了台灣各公司對於研發技術自主發展的腳步，也開啟了台灣科技發展的黃金時期。當時的台積電董事長張忠謀先生還喊出了晶圓代工才是主流的一番言論，國外的大廠紛紛不以為然，就在不到二十年的光景，目前擁有晶圓廠的晶片公司以寥寥無幾，就連領先的英特爾（Intel）近來也悄悄地準備加入晶圓代工業的行列，可見這個產業的競爭激烈，未來將需要更多優秀的新血輪共同加入這個領域來迎向未來的挑戰。



圖五 摩爾定律預測電晶體的數目與時間的演進，由摩爾於 1965 年所提出（此圖擷取自 wiki 網站）。

下一代電晶體

如前面所述，摩爾定律預測了電晶體的製程技術的演進速度，然而，不同於一般的製造方式，電晶體的元件原理涉及了非常深入的半導體物理，此外，其製程技術亦牽涉了許多不同的物理甚至是化學步驟，故所須的人才背景相對地廣泛，這也是為何每年台積電在徵才時總是需要各個不同的理工科系人才的加入（美國的 Intel 亦是如此）。雖然如此，電晶體的發展碰到了幾項嚴峻的挑戰，最主要的問題包括了：如何製作出更小的電晶體？更小的電晶體的運作是否能如傳統電晶體一般？是否需要新的電晶體結構來克服因製程微縮所產生的限制？諸如此類的因素目前尚未有明確的方向，世界各地的工程師與科學家正戮力地研究各項可能的方法，因此，我也在這裡分享給各位，讓各位能理解到未來的挑戰，其實也代表著各位未來的機會（俗語說：危機正是轉機，正是指約十年後半導業會遇見的景況）。

如前所述，電晶體雖然本質上是個變形的電阻，實際上會遇到的問題相當地複雜，舉例來說，隨著摩爾定律的進展，場效電晶體越變越小，其氧化層亦會越來越薄，若薄至數奈米厚時，電子從電流供應端（源極）其下通道區域時，即有可能藉由量子效應（quantum effect）穿過氧化層而流至金屬閘極端，產生所謂的閘極漏電流，進而影響原本的電晶體效能。除了電晶體的基本物理會因製程微縮而有所變化以外，如何製作出更小的電晶體已是目前碰到的問題，使用目前使用的光學微影術（一種類似於照相顯影底片的技術）欲製作出 10 奈米以下的電晶體會遭遇到光學物理的限制，因此，除了電晶體元件的物理限制之外，製程技術亦是另一個須克服的瓶頸，在此，我將列出一些目前被大家認為是下一代可能的電晶體元件技術，至於可能的製程解決方案，我想台積電或是 Intel 將會比學校更有機會與更具代表性來提出他們的想法，這裡我就簡單描述一下電晶體元件未來的幾個候選方案如下：

一、穿隧電晶體：

不同傳統的電晶體，其電流傳導是利用在供應端（源極）的部份電子能量高於源極與通道間的能量壁壘，故能穿越此壁壘而供給電流，然而，若電晶體關閉時，這些電子並不能完全地被阻擋，故仍會有部份電子穿越形成漏電流。此漏電流的嚴重性對於傳統的電子產品而言並不顯著，但隨著電子產品的供應電壓越來越小，此漏電流的影響則越加明顯，因此，就算製程技術越來越進步能製作出小電晶體，此漏電流仍無法避免，對於現今的電子產品越來越要求行動化且低耗能的條件下，改善電晶體的漏電流目前已成為各研究團隊的主要研究課題。在許多可能的候選人之中，穿隧式場效電晶體（tunnel FET）提供了一種可能的方案，不同傳統電晶體利用高於能量壁壘的電子跨越該壁壘而進入通道進行傳導，穿隧式電晶體的電流傳導乃是位於供應端源極的電子，藉由量子穿隧效應直接穿隧至通道而產生電流，因為此穿隧動作不像傳統電晶體被電子在能量上的費米分佈（Fermi distribution）所影響，故穿隧式電晶體被預測其漏電流將比傳統場效電晶體少，因此在摩爾定律的微縮效應下，漏電流的問題將被有效地解決。然而，雖然漏電流的問題可藉由此穿隧效應而減少，但此新式電晶體的開通電流較少，因為元件中不可避面的電容效應，需要藉由電流來對電容充放電，因此較少的開通電流會增加充放電的時間，元件的速度及執行效能將會變差，會使得元件較為省電但是速度變慢，對於高度依賴電子產品的族群來說，能接受嗎？

二、新式材料：

目前各個電子產品所使用的電晶體，大部份都是由矽製作而成，如本文前面所述，由於製作場效電晶體需要利用氧化層以控制其通道電阻，因矽可容易形成穩定的二氧化矽，且二氧化矽在電晶體製程中亦相對地容易整合於各項步驟，因此近五十年來，雖然矽具有一些缺點如電子移動率（mobility）較低、非直接能帶（請參閱台大電機科普系列 2012.05_LED，吳肇欣教授），但在電晶體乃至於整個半導體產業來說，矽仍是第一選擇（畢竟講到產業模式時，成本與利潤總是最重要的因素之一）。近年來，因為摩爾定律已逼近至極限，科學家與工程師開始認真思考是否要使用新式材料來取代矽，相對於矽，在元素周期表下的鍺成為大家思考的第一選擇，電子在鍺材料中的移動速率較矽來得快，因此在同一電壓下，鍺電晶體可提供較高的電流，同理，欲達成相同的電流，鍺電晶體僅須運作在較低的電壓下，進而節省其耗能需求。此外，因為其物理化學特性與矽相似，鍺電晶體所須做的製程及元件設計更動較少，故近年吸引了非常多的注目（有興趣者可參閱台灣大學電機系劉致為教授的網頁），目前亦在各材料搶佔了先機。除了鍺以外，另一種被廣泛研究的三五族半導體材料（亦即為元素周期表中的三族與五族元素以交替的方式排列）亦展現了比矽高出許多的電子移動速率，但是三五族本身的理化特性與矽或鍺相差較大，所需的製程設備亦非傳統用於處理矽的設備相容，因此以成本而言，並不在第一選擇的範圍；此外，對於三五族而言，製作能用於場效電晶體所須的氧化層非常地困難，由於該氧化層與三五族半導體的介面較差，所衍生的表面態使得三五族場效電晶體長期以來仍非是第一選項，然而，隨著摩爾定律所預期的元件微縮，高效能（高電子移動率）的場效電晶體幾乎是各家必爭的項目，由其是如何利用能相容於傳統矽製程的製程步驟而製作出三五族場效電晶體於矽材料上，近來也成為許多研究團隊的重點項目之一。

結語

雖然以普羅大眾能理解的程度或消息面來看，台灣半導體業（如以台積電領軍的電晶體製造業）仍處於一個非常健康的狀態，但以未來十年後的觀點來看，積體電路相關產業（包含晶圓代工、封裝測試、甚至是電路設計），將會因摩爾定律即將走向終點而將會產生不同面向的挑戰，例如改善漏電流、根據新式電晶體來設計相關的類比數位電路結構等；但是，如同人類過去所面臨的困境，總是能找到一條適當的途徑來解決。電晶體的發明歷史台灣人因時空背景而沒能參與其中，如今台灣的研究與業界環境相對提升至世界級的過程中，是否能更進一步創造新局，改變人類的生活，或許答案就在正閱讀著此篇文章的你們喔，與此共勉之！